

Laboratory 2

基本邏輯閘應用



Department of Electrical Engineering
National Cheng Kung University

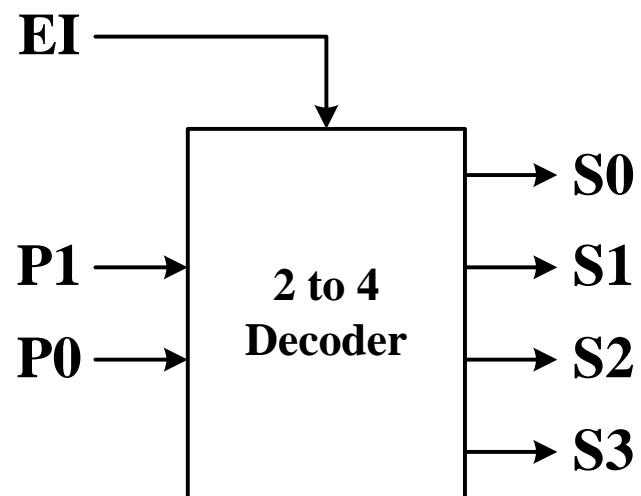
實驗目的

- 瞭解更複雜的電路組成
 - 編碼器、解碼器的邏輯電路
 - 瞭解多工器、解多工器的邏輯電路

使用儀器與材料

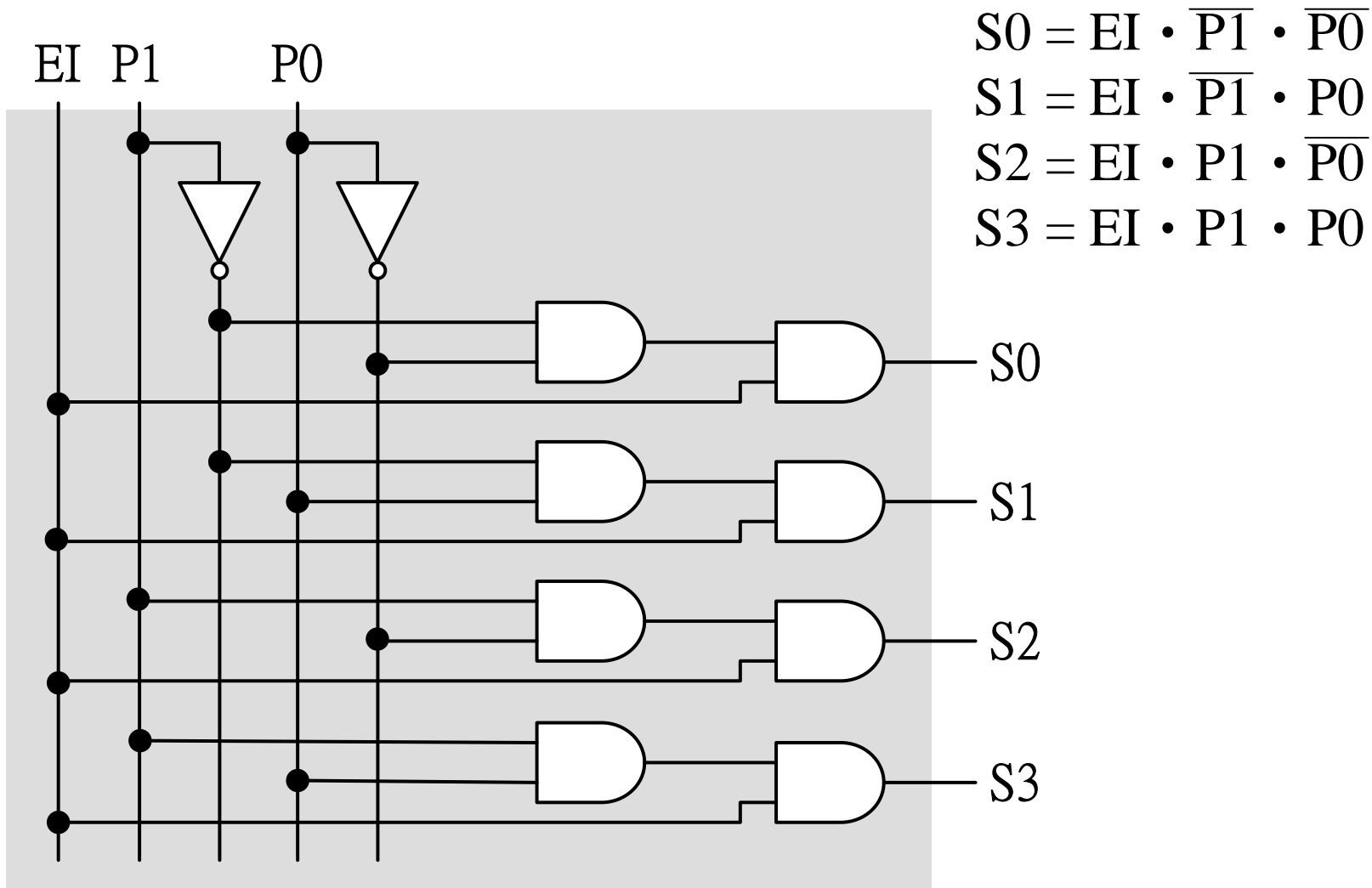
- 儀器：
 - 電源供應器
 - 麵包板
 - 三用電錶
- 材料：
 - IC 7404 x 2
 - IC 7408 x 4
 - IC 7432 x 1
 - IC 7400 x 3
 - IC 7402 x 1
 - IC 7486 x 1
 - 300 Ω 電阻 x 4
 - LED燈 x 4

主題(一) - 編/解碼器：解碼器 (Decoder)



Input			Output			
EI	P1	P0	S0	S1	S2	S3
0	x	x	0	0	0	0
1	0	0	1	0	0	0
1	0	1	0	1	0	0
1	1	0	0	0	1	0
1	1	1	0	0	0	1

主題(一) - 編/解碼器：解碼器 (Decoder)



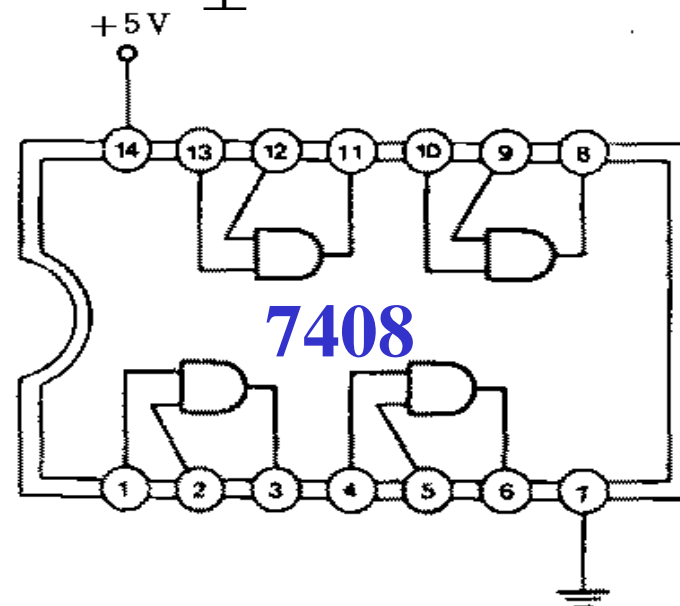
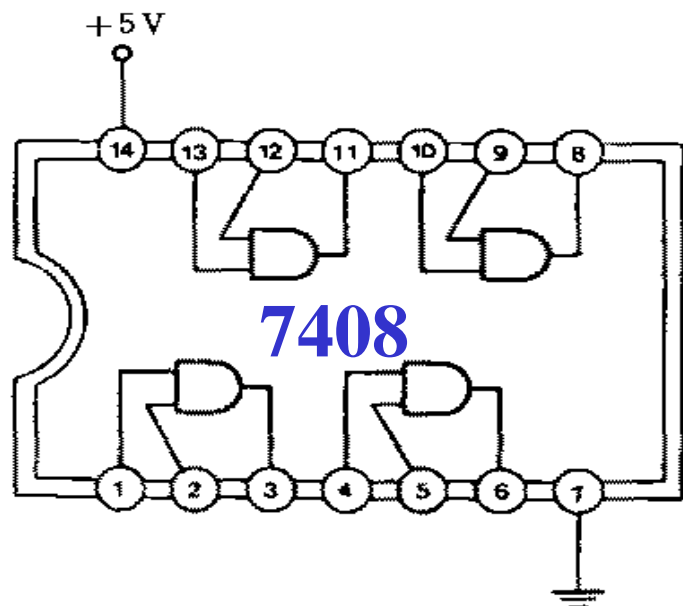
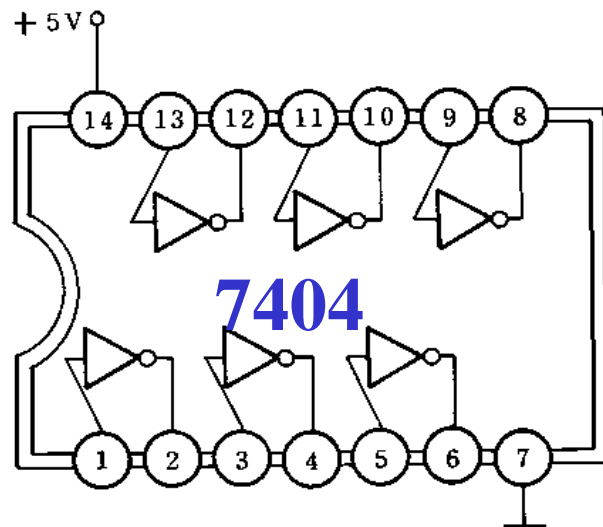
$$S0 = EI \cdot \overline{P1} \cdot \overline{P0}$$

$$S1 = EI \cdot \overline{P1} \cdot P0$$

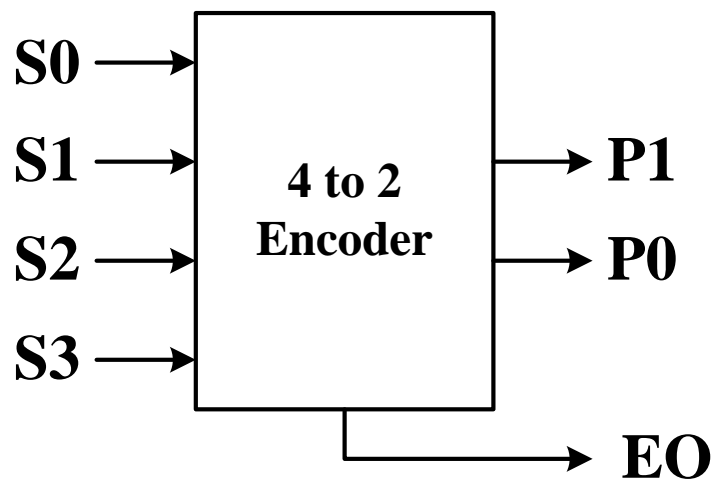
$$S2 = EI \cdot P1 \cdot \overline{P0}$$

$$S3 = EI \cdot P1 \cdot P0$$

主題(一) - 編/解碼器：解碼器 (Decoder)



主題(一) - 編/解碼器：編碼器 (Encoder)



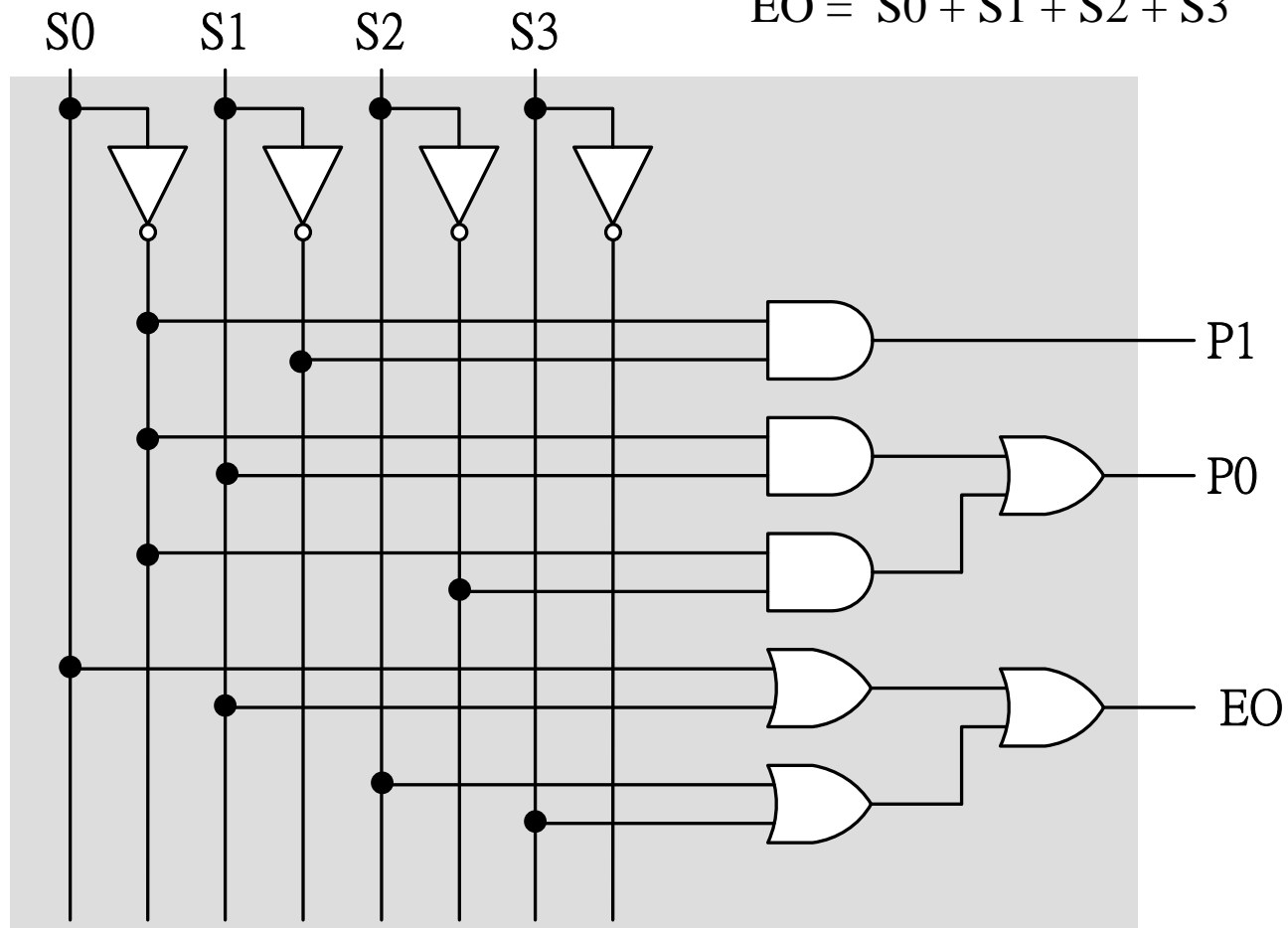
Input				Output		
S_0	S_1	S_2	S_3	P_1	P_0	E_0
1	x	x	x	0	0	1
0	1	x	x	0	1	1
0	0	1	x	1	0	1
0	0	0	1	1	1	1
0	0	0	0	x	x	0

主題(一) - 編/解碼器：編碼器 (Encoder)

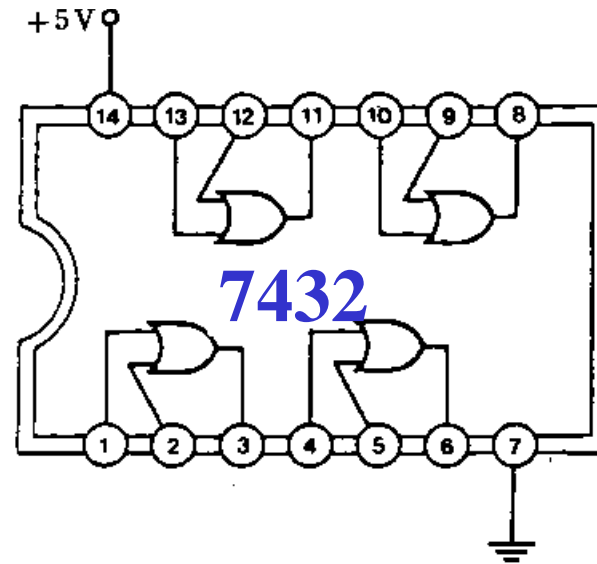
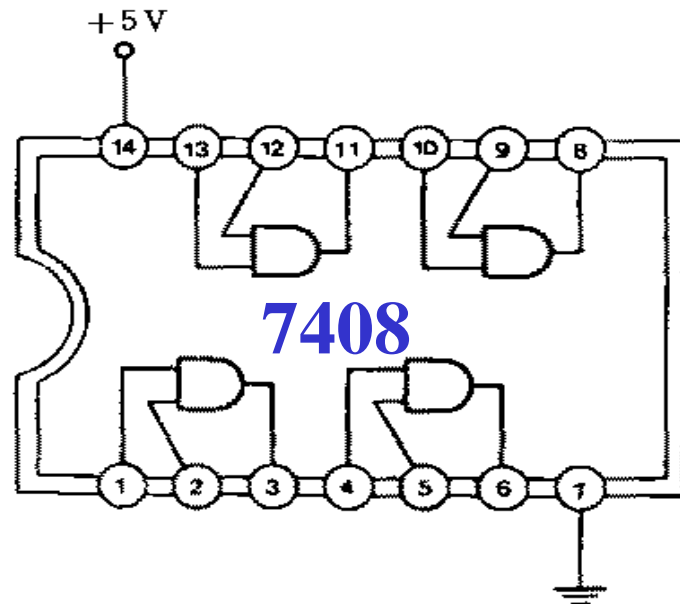
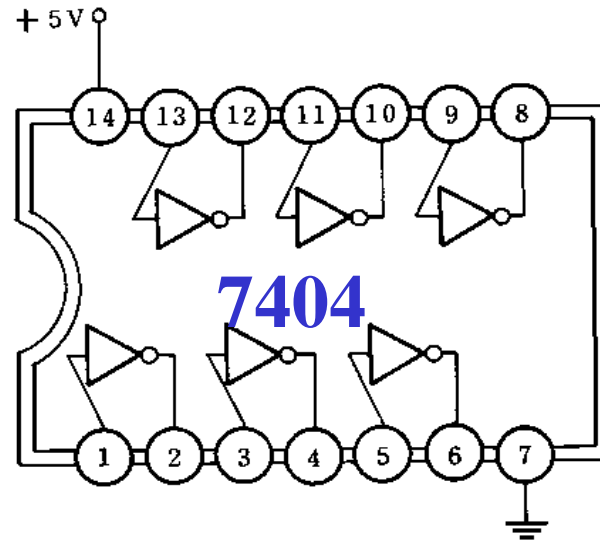
$$P1 = \overline{S0} \cdot \overline{S1}$$

$$P0 = \overline{S0} \cdot S1 + \overline{S0} \cdot \overline{S2}$$

$$EO = S0 + S1 + S2 + S3$$

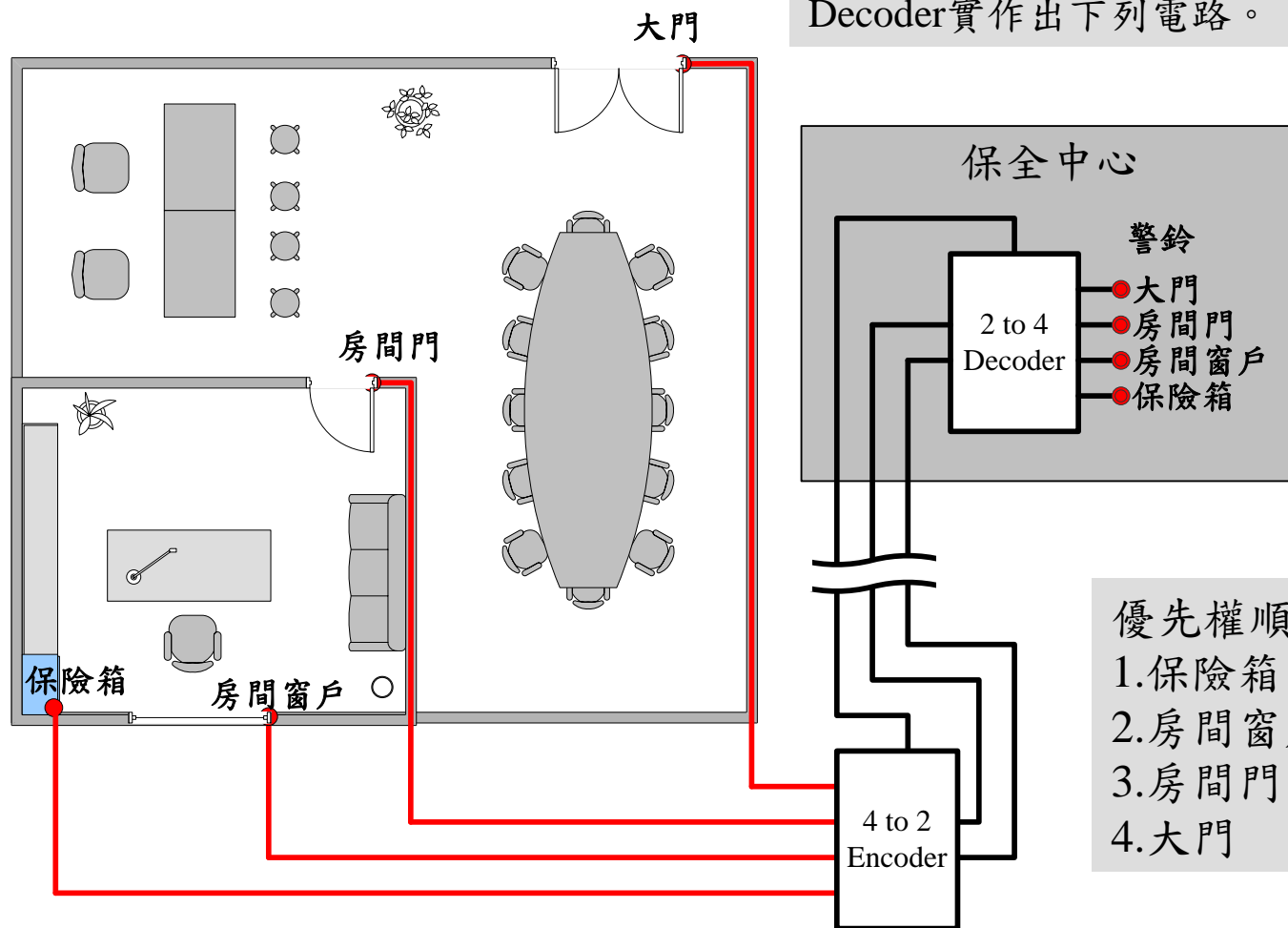


主題(一) - 編/解碼器：編碼器 (Encoder)



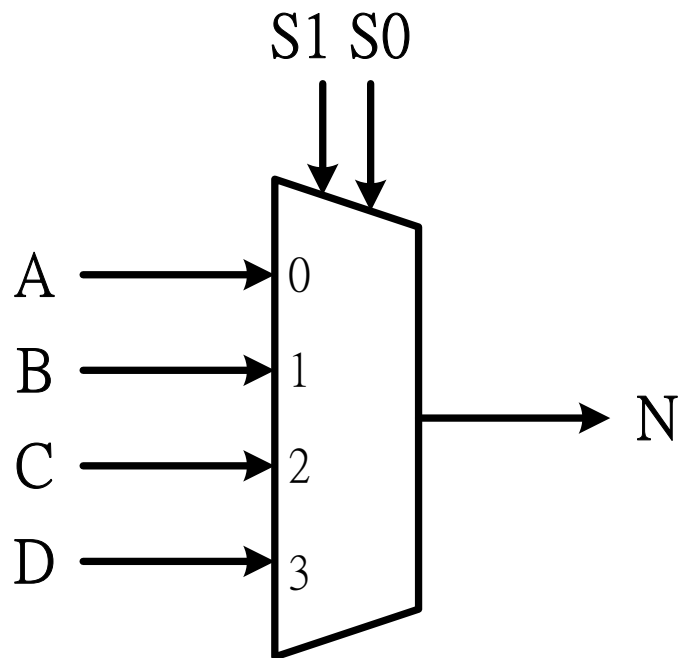
實作題(一) - 保全系統

請利用LED燈、Encoder及Decoder實作出下列電路。



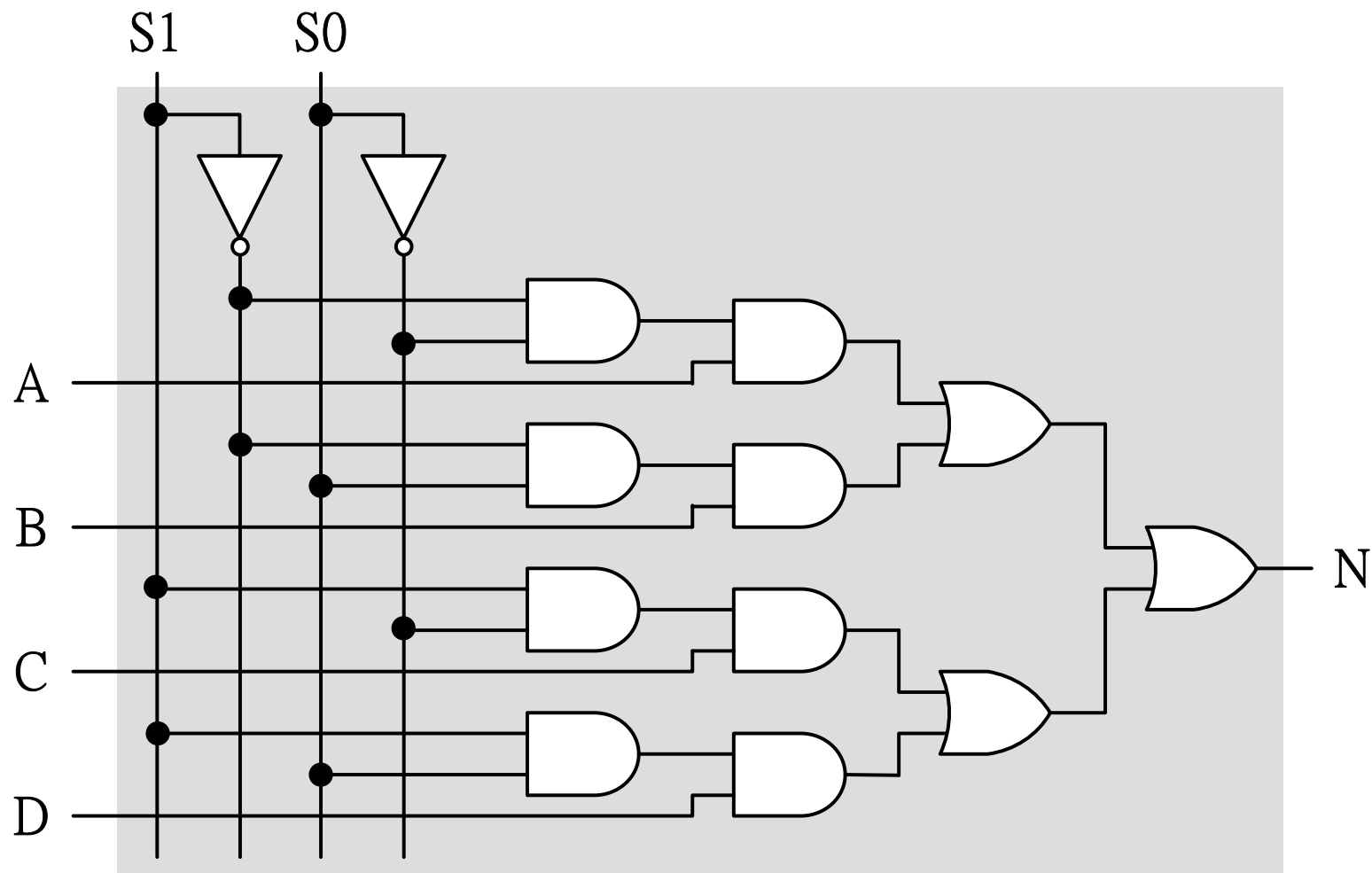
- 優先權順序：
1. 保險箱
 2. 房間窗戶
 3. 房間門
 4. 大門

主題(二) – (解)多工器：多工器 (MUX)

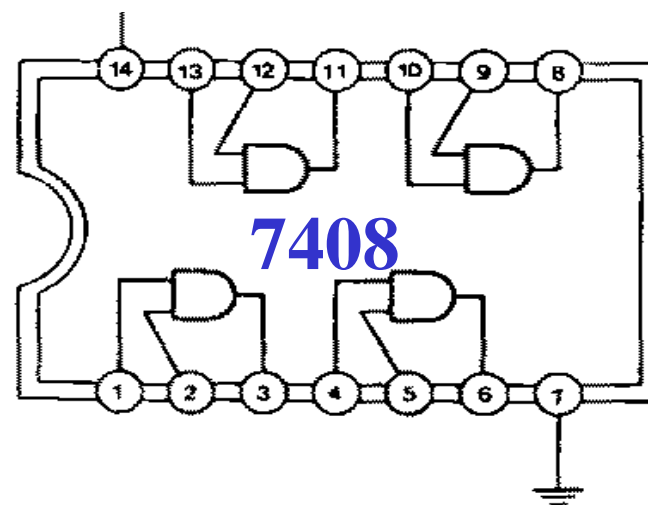
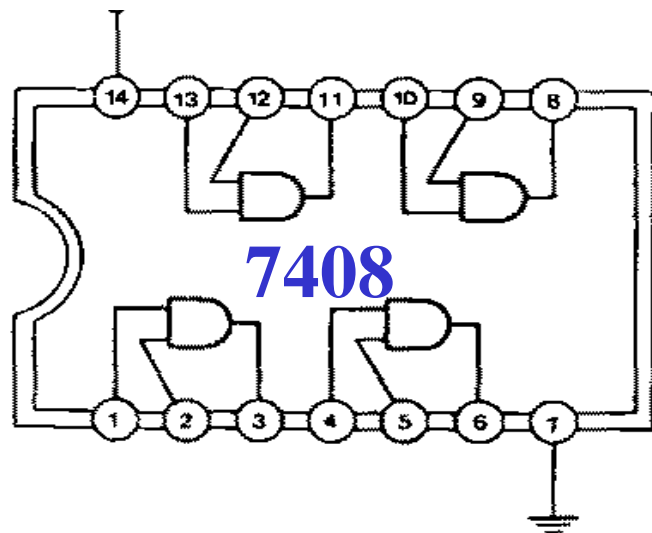
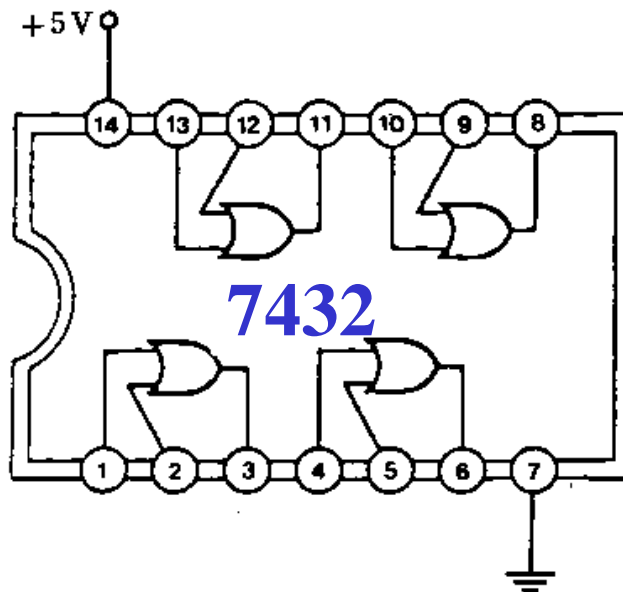
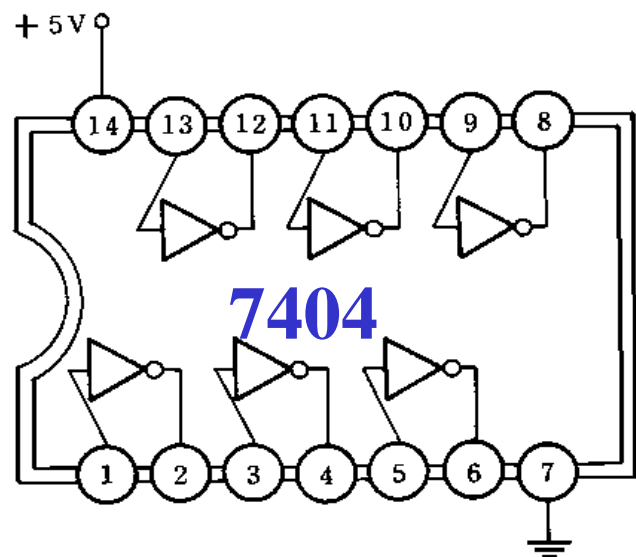


S1	S0	Output
0	0	N=A
0	1	N=B
1	0	N=C
1	1	N=D

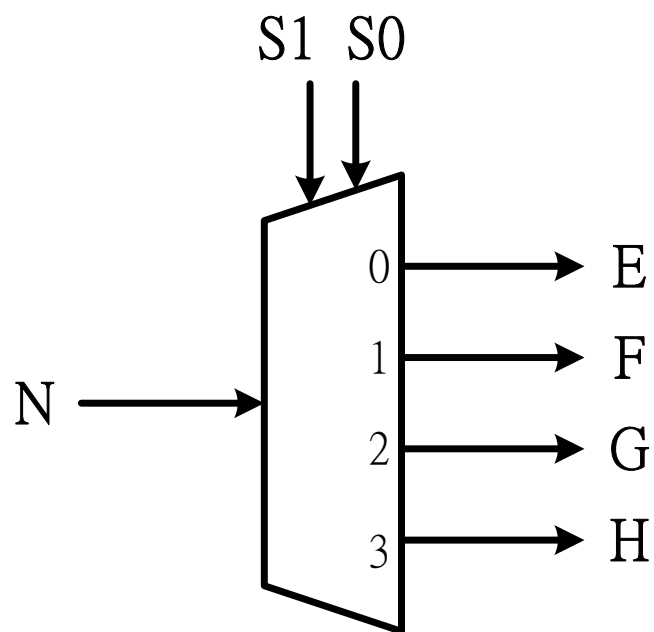
主題(二) – (解)多工器：多工器 (MUX)



主題(二) – (解)多工器：多工器 (MUX)

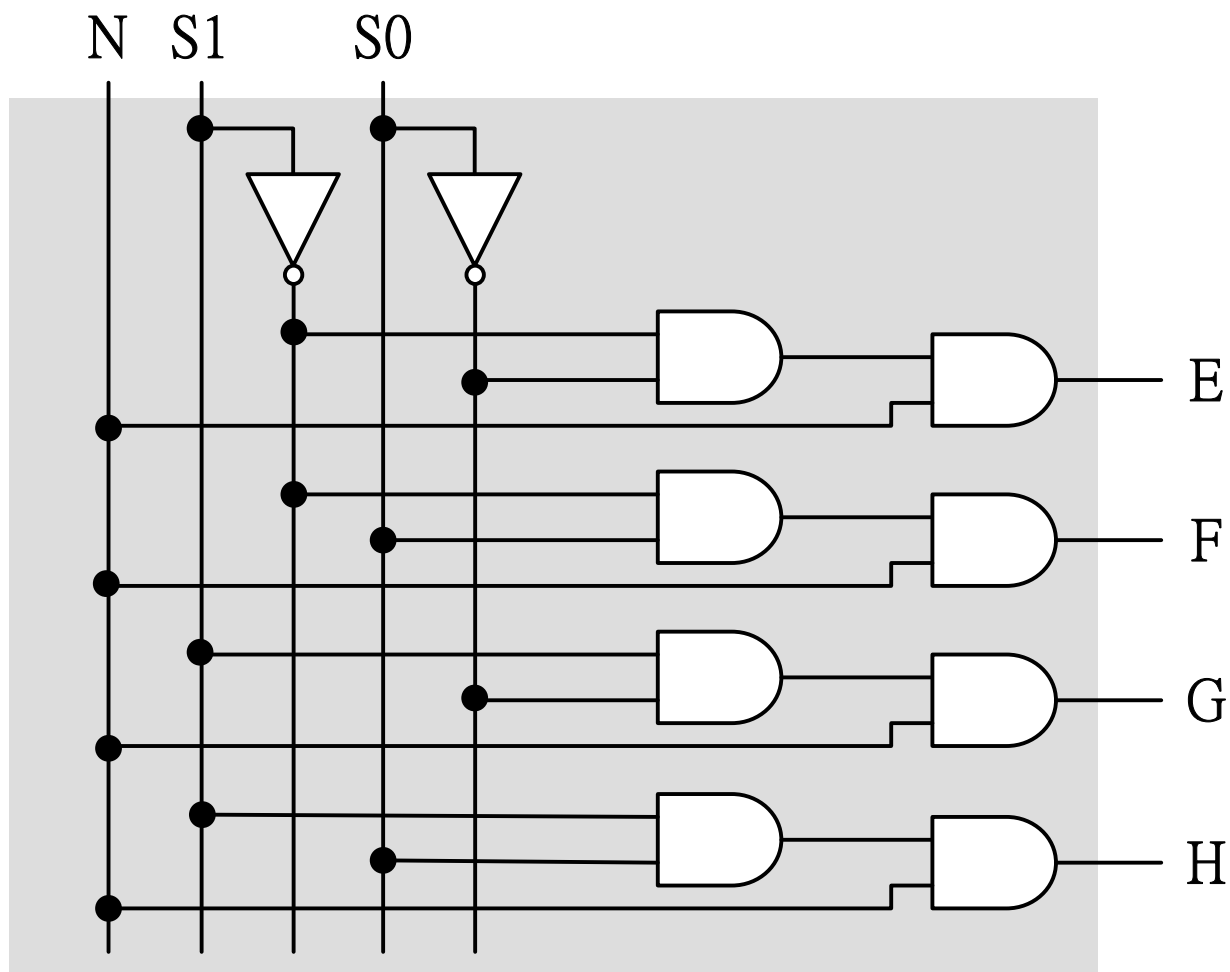


主題(二) – (解)多工器：解多工器 (DEMUX)

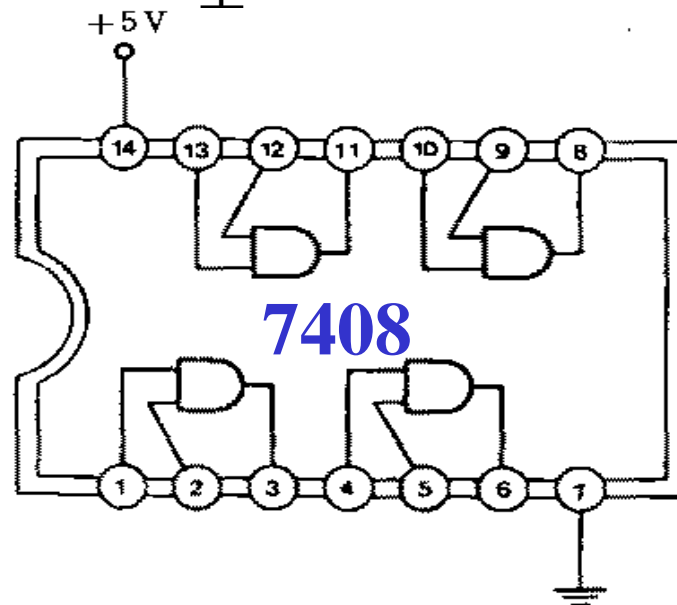
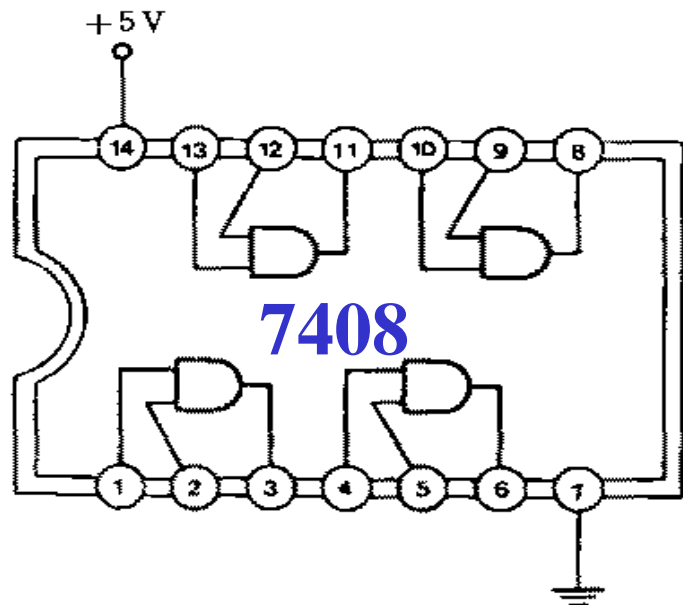
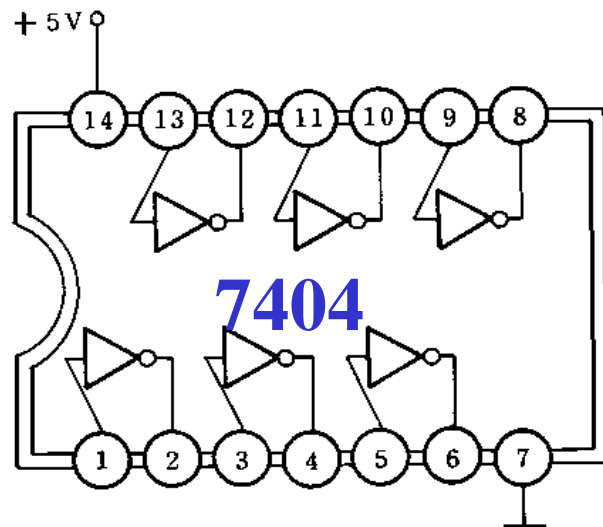


S1	S0	E	F	G	H
0	0	N	X	X	X
0	1	X	N	X	X
1	0	X	X	N	X
1	1	X	X	X	N

主題(二) – (解)多工器：解多工器 (DEMUX)

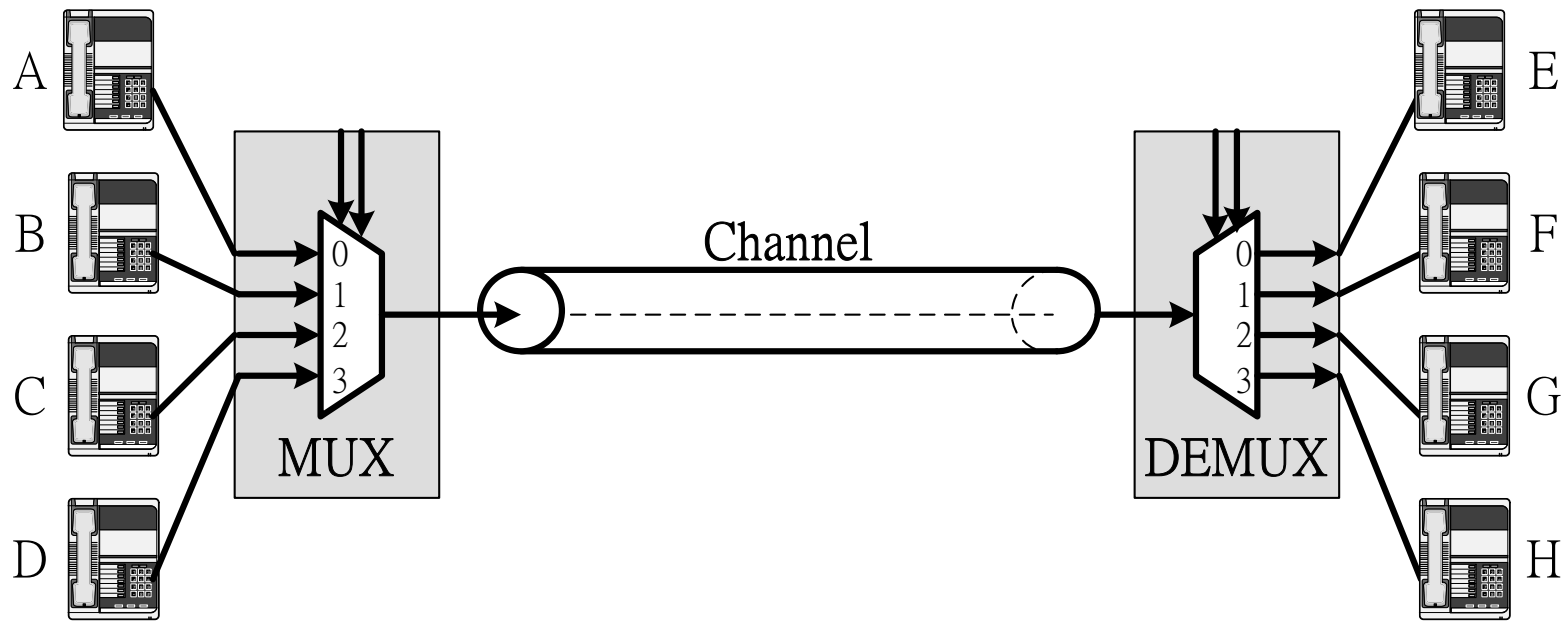


主題(二) – (解)多工器：解多工器 (DEMUX)



實作題(二) - 接線生

請利用MUX、DEMUX實作出下列電路，
A~D 請使用“不同的電線”代替，
E~H 請使用“LED燈”代替。



本次需要檢查的內容

- 實作題(一) 下列所有輸入狀況皆正確
X 的部分可以隨助教控制

保險箱	房間窗戶	房間門	大門	Output
1	X	X	X	保險箱
0	1	X	X	房間窗戶
0	0	1	X	房間門
0	0	0	1	大門
0	0	0	0	沒有輸出

本次需要檢查的內容

- 實作題(二)

檢查過以下情形即可。

A	B	C	D	Mux Sel	Demux Sel	Output
1	0	0	0	A	H	H=1
1	0	0	0	D	E	A11=0
0	1	0	0	B	G	G=1
0	1	0	0	C	F	A11=0
0	0	1	0	C	E	E=1
0	0	1	0	A	G	A11=0
0	0	0	1	D	F	F=1
0	0	0	1	B	H	A11=0

本次結報內容

- 主題(一)
 - 第 17 頁 Decoder 的接線圖
 - 第 20 頁 Encoder 的接線圖
- 主題(二)
 - 第 24 頁 Mux 的接線圖
 - 第 27 頁 Demux 的接線圖
- 實驗心得

本次結報注意事項

- 以 Lab2_Groupx 作為結報名稱
- 3/7 23:59 前於 moodle 上繳交結報
- 3/14 23:59 前於 moodle 接受補交，分數以 7 折計算