




選設實習 期末專題提案公告



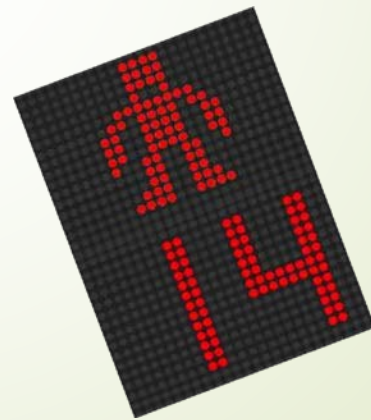
期末專題

- 活用課堂所學，以Verilog撰寫小型應用電路
- 投影片上台報告與FPGA開發板上機DEMO

- 評分標準：
 - 電路難易度
 - 創意
 - 報告與DEMO表現

實作方向參考

- 小遊戲
 - 打地鼠
 - 貪食蛇
 - 拉霸機
- 小型控制器
 - 進階號誌燈控制器
 - 油門/煞車控制器
- 其他



提案報告

➤ 繳交提案報告書面與上傳

- 動機

- 相關資料

- 電路功能介紹

- Word格式

- 內容(不包含封面)不超過兩頁

- 繳交期限: 最後一次實驗課(Lab12)下課前

- 繳交方式:

FTP Logic_lab/ A/B Class/ final_proposal/ 組別_proposal.docx